

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-046864

(43)Date of publication of application : 14.02.2003

---

(51)Int.Cl. H04N 5/335

G06T 1/00

H01L 27/146

H04N 1/028

---

(21)Application number : 2001-233697 (71)Applicant : MATSUSHITA

ELECTRIC IND CO LTD

(22)Date of filing : 01.08.2001 (72)Inventor : KASUGA SHIGETAKA

YAMAGUCHI TAKUMI

---

(54) SOLID-STATE IMAGE PICKUP DEVICE AND DRIVING METHOD  
THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To easily realize ensuring an area of a PD(Photodiode) section and scale-down of a photoelectric transducing cell size in a solid-state image pickup device employing an FDA(Floating Diffusion Amplifier) system.

SOLUTION: One photoelectric conversion cell is provided with a floating diffusion(FD) section 2 according to one photoelectric transducer (PD section) 1, a pixel amplifier 5 for detecting the potential of the FD section, a transfer gate 3 for transferring a charge signal from the PD section to the FD section, and a reset gate 4 for initializing the potential of the FD section. A common load gate 6 is fixed on an output signal line 10 in each row so as to be on. The reset gate 4 is turned on during a horizontal blanking period and during a period when a cell

section common power supply voltage VDDCEL is in 'H' level. The potential of the FD section is detected by the pixel amplifier 5 when it is in a reset level. The reset gate 4 is turned off, and then the transfer gate 3 is turned on. The potential of the FD section is detected by the pixel amplifier 5 when it is in a signal accumulation level, and the transfer gate is turned off.

**\* NOTICES \***

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1]matrix form -- arranging -- having had -- plurality -- an optoelectric transducer -- one -- a \*\* -- said -- plurality -- an optoelectric transducer -- each --

corresponding -- floating diffusion -- (FD) -- a part. Pixel amplifier which detects potential of said FD part, and a transfer gate which transmits a charge signal by which photoelectric conversion was carried out by each of two or more of said optoelectric transducers to said FD part, It is the method of driving a solid state camera with which one photoelectric conversion cell comprised a reset gate which initializes potential of said FD part to predetermined potential, and a cell part common source common to said two or more optoelectric transducers, Within a horizontal blanking period, voltage of said cell part common source within a period of the "High" level, And an account reset gate of back to front which made said predetermined potential initialize potential of said FD part is turned off, [ said reset gate ] Then, transmit a charge signal by which photoelectric conversion was carried out by said optoelectric transducer via said transfer gate to said FD part, and voltage of said cell part common source is used as the "Low" level from the "High" level, A drive method of a solid state camera turning on and off said reset gate and returning said photoelectric conversion cell to a non selection state.

[Claim 2]One [ characterized by comprising the following ] of two or more of the optoelectric transducers arranged at matrix form. A floating diffusion (FD) part corresponding to each of two or more of said optoelectric transducers, Pixel amplifier which detects potential of said FD part, and a transfer gate which

transmits a charge signal by which photoelectric conversion was carried out by each of two or more of said optoelectric transducers to said FD part, It is the solid state camera with which one photoelectric conversion cell comprised a reset gate which initializes potential of said FD part to predetermined potential, and a cell part common source common to said two or more optoelectric transducers, and is within a horizontal blanking period.

The one [ voltage of said cell part common source / said reset gate ] within a period of the "High" level, An account reset gate of back to front which made predetermined potential initialize potential of said FD part is turned off, Then, a timing generating circuit which performs control which transmits a charge signal by which photoelectric conversion was carried out by said optoelectric transducer via said transfer gate to said FD part, uses voltage of said cell part common source as the "Low" level from the "High" level, and turns on and off said reset gate.

Are within a horizontal blanking period and voltage of said cell part common source within a period of the "High" level, Said reset gate makes a reset level potential of said FD part in an ON state, and said pixel amplifier detects, A noise cancelling circuit which said reset gate is an OFF state, and said transfer gate uses potential of said FD part in an ON state as a storing signal level, detects with said pixel amplifier, and detects a difference of said reset level and said

storing signal level.

[Claim 3]One [ characterized by comprising the following ] of two or more of the optoelectric transducers arranged at matrix form. A floating diffusion (FD) part corresponding to each of two or more of said optoelectric transducers, Pixel amplifier which detects potential of said FD part, and a transfer gate which transmits a charge signal by which photoelectric conversion was carried out by each of two or more of said optoelectric transducers to said FD part, How to drive a solid state camera which has the load gate which one photoelectric conversion cell comprised a reset gate which initializes potential of said FD part to predetermined potential, and a cell part common source common to said two or more optoelectric transducers, and was connected with an output signal line of each sequence

The one [ are within a horizontal blanking period and / voltage of said cell part common source / said load gate and said reset gate ] within a period of the "High" level, Next, a process of turning off said load gate and said reset gate, and detecting potential of said FD part with said pixel amplifier as reference level without a signal.

A process which, then turns off said load gate and said transfer gate, and is detected with said pixel amplifier by using potential of said FD part as a storing

signal level. [ a process ] [ said load gate and said transfer gate ]

[Claim 4]One of two or more of the optoelectric transducers arranged at matrix form.

A floating diffusion (FD) part corresponding to each of two or more of said optoelectric transducers.

Pixel amplifier which detects potential of said FD part.

A transfer gate which transmits a charge signal by which photoelectric conversion was carried out by each of two or more of said optoelectric transducers to said FD part.

A load gate which one photoelectric conversion cell comprised a reset gate which initializes potential of said FD part to predetermined potential, and a cell part common source common to said two or more optoelectric transducers, and was connected with an output signal line of each sequence.

The one [ are a drive method of a solid state camera provided with the above, and are within a horizontal blanking period, and / voltage of said cell part common source / said load gate and said reset gate ] within a period of the "High" level, After turning off said reset gate previously, said load gate is turned off, Said pixel amplifier detects potential of said FD part as reference level without a signal, next, then said load gate and said transfer gate are turned off,

and said pixel amplifier detects by using potential of said FD part as a storing signal level. [ said load gate and said transfer gate ]

[Claim 5]One of two or more of the optoelectric transducers arranged at matrix form.

A floating diffusion (FD) part corresponding to each of two or more of said optoelectric transducers.

Pixel amplifier which detects potential of said FD part.

A transfer gate which transmits a charge signal by which photoelectric conversion was carried out by each of two or more of said optoelectric transducers to said FD part.

A load gate which one photoelectric conversion cell comprised a reset gate which initializes potential of said FD part to predetermined potential, and a cell part common source common to said two or more optoelectric transducers, and was connected with an output signal line of each sequence.

Are a drive method of a solid state camera provided with the above, and impress predetermined fixed voltage to said load gate, and said load gate is fixed to an ON state, The one [ are within a horizontal blanking period and / voltage of said cell part common source / said reset gate ] within a period of the "High" level, Said pixel amplifier detects by making potential of said FD part into a reset level,



said reset gate is turned off, then, said pixel amplifier detects by using potential of said FD part as a storing signal level, and said transfer gate is turned off.

[ said transfer gate ]

[Claim 6]One of two or more of the optoelectric transducers arranged at matrix form.

A floating diffusion (FD) part corresponding to each of two or more of said optoelectric transducers.

Pixel amplifier which detects potential of said FD part.

A transfer gate which transmits a charge signal by which photoelectric conversion was carried out by each of two or more of said optoelectric transducers to said FD part.

A load gate which one photoelectric conversion cell comprised a reset gate which initializes potential of said FD part to predetermined potential, and a cell part common source common to said two or more optoelectric transducers, and was connected with an output signal line of each sequence.

Are a drive method of a solid state camera provided with the above, and voltage of said cell part common source within a period of the "High" level, Said reset gate is turned on and off making said load gate into an OFF state, Next, turn on and off said transfer gate, make said optoelectric transducer into a reset state,

and voltage of said cell part common source is used as the "Low" level from the "High" level, Said reset gate is turned on and off making said load gate into an OFF state, and said photoelectric conversion cell is returned to a non selection state.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to a solid state camera with which two or more optoelectric transducers have been arranged, and a drive method for the same, especially relates to the improvement in a numerical aperture of a photoelectric conversion cell, or size reduction art.

[0002]

[Description of the Prior Art]In order for the conventional MOS type image sensor to carry out reduction of the floating diffusion part (it is hereafter called an FD part for short) and to aim at improvement in sensitivity, In order to cover the surface of a photodiode part (it is hereafter called a PD part for short) with a P-type semiconductor and to aim at the measure against white flaws, the pixel

structure of a floating diffusion AMPURI fur (it is hereafter called FDA for short) method has been adopted.

[0003]

[Problem(s) to be Solved by the Invention]The transfer gate where this method once transmits the electric charge accumulated in the PD part to an FD part, The source follower amplifier formed for every photoelectric conversion cell, and the reset gate which resets the potential of an FD part, Comprise a selection gate where a vertical scanning pulse is impressed, and a total of four gate transistors are needed for one photoelectric conversion cell, The size of the transistor portion occupied in a cell becomes large, and it has the problem that reservation of the area of a PD part and the minuteness making of one photoelectric conversion cell size are difficult.

[0004]this invention is made in view of this problem, and comes out. The purpose by losing the selection gate where a vertical scanning pulse is impressed among said four gate transistors generally used by a method, It is in providing a solid state camera which can realize easily minuteness making of area reservation of a PD part, or photoelectric conversion cell size, and a drive method for the same, as one photoelectric conversion cell can be constituted only from three transistor gates.

[0005]

[Means for Solving the Problem] In order to attain the aforementioned purpose, a drive method of the 1st solid state camera concerning this invention, matrix form -- arranging -- having had -- plurality -- an optoelectric transducer (PD part) -- one -- a \*\* -- plurality -- an optoelectric transducer -- each -- corresponding -- floating diffusion -- (-- FD --) -- a part. Pixel amplifier which detects potential of said FD part, and a transfer gate (read-out transfer gate) which transmits a charge signal by which photoelectric conversion was carried out by each of two or more optoelectric transducers to an FD part, It is the method of driving a solid state camera with which one photoelectric conversion cell comprised a reset gate which initializes potential of an FD part to predetermined potential, and a cell part common source (VDDCEL) common to two or more optoelectric transducers, Voltage of a cell part common source within a horizontal blanking period within a period of the "High" level, And a back reset gate which made predetermined potential initialize potential of an FD part is turned off, [ a reset gate ] Then, a charge signal by which photoelectric conversion was carried out by an optoelectric transducer via a transfer gate is transmitted to an FD part, voltage of a cell part common source is used as the "Low" level from the "High" level, a reset gate is turned on and off, and a photoelectric conversion cell is returned to a non selection state.

[0006]Pixel amplifier which detects potential of an FD part corresponding to each optoelectric transducer for gate transistors in one photoelectric conversion cell according to this composition, A transfer gate which transmits a charge signal by which photoelectric conversion was carried out by an optoelectric transducer to an FD part, Constitute potential of an FD part from three of reset gates initialized to prescribed potential, make a power supply of a photoelectric conversion cell into a cell part common source common to all the cells, and voltage of a cell part common source is made into a pulse signal, By impressing a pulse signal to a reset gate, respectively by a case where they are a case where voltage of a cell part common source is the "High" level, and the "Low" level. A vertical-scanning function can be realized, a vertical selection gate which was required for a photoelectric conversion cell in the former becomes unnecessary, and it becomes possible to realize minuteness making of area reservation of a PD part, or photoelectric conversion cell size.

[0007]In order that this invention may attain the aforementioned purpose, a solid state camera concerning this invention, matrix form -- arranging -- having had -- plurality -- an optoelectric transducer (PD part) -- one -- a \*\* -- plurality -- an optoelectric transducer -- each -- corresponding -- floating diffusion -- (FD) -- a part. Pixel amplifier which detects potential of an FD part, and a transfer gate (read-out transfer gate) which transmits a charge signal by which photoelectric

conversion was carried out by each of two or more optoelectric transducers to an FD part, It is the solid state camera with which one photoelectric conversion cell comprised a reset gate which initializes potential of an FD part to predetermined potential, and a cell part common source (VDDCEL) common to two or more optoelectric transducers, and is characterized by comprising the following within a horizontal blanking period:

The one [ voltage of a cell part common source / a reset gate ] within a period of the "High" level, A back reset gate which made predetermined potential initialize potential of an FD part is turned off, Then, a timing generating circuit which performs control which transmits a charge signal by which photoelectric conversion was carried out by an optoelectric transducer via a transfer gate to an FD part, uses voltage of a cell part common source as the "Low" level from the "High" level, and turns on and off a reset gate.

Are within a horizontal blanking period and voltage of a cell part common source within a period of the "High" level, A reset gate makes a reset level potential of an FD part in an ON state, and pixel amplifier detects, A noise cancelling circuit which a reset gate is an OFF state, and a transfer gate uses potential of an FD part in an ON state as a storing signal level, detects with pixel amplifier, and detects a difference of a reset level and a storing signal level.

[0008]According to this composition, in addition to an advantage by a drive method of the 1st solid state camera, a noise cancelling circuit enables it to remove threshold dispersion and a noise component of pixel amplifier.

[0009]A drive method of the 2nd solid state camera that requires this invention for this invention in order to attain the aforementioned purpose, matrix form -- arranging -- having had -- plurality -- an optoelectric transducer (PD part) -- one -- a \*\* -- plurality -- an optoelectric transducer -- each -- corresponding -- floating diffusion -- (-- FD --) -- a part. Pixel amplifier which detects potential of an FD part, and a transfer gate (read-out transfer gate) which transmits a charge signal by which photoelectric conversion was carried out by each of two or more optoelectric transducers to an FD part, One photoelectric conversion cell comprises a reset gate which initializes potential of an FD part to predetermined potential, and a cell part common source (VDDCEL) common to two or more optoelectric transducers, A method of driving a solid state camera which has the load gate connected with an output signal line of each sequence is characterized by comprising:

A process of being within a horizontal blanking period, and, then turning off a load gate and a reset gate, and detecting potential of an FD part with pixel amplifier as reference level without a signal. [ voltage of a cell part common source ] [ within a period of the "High" level ] [ a load gate and a reset gate ]

A process which, then turns off a load gate and a transfer gate, and is detected with pixel amplifier by using potential of an FD part as a storing signal level. [ a process ] [ a load gate and a transfer gate ]

[0010]According to this composition, to an advantage by a drive method of the 1st solid state camera in addition, detection of reference level, If a load gate turns off at a line crack and this time when both a reset gate and a load gate are OFF, An electron in a signal wire flows into a VDD power supply through the bottom of an amplifier gate in a pixel which required potential of an FD part of reference level, it becomes the potential under a stable reset gate, and stable signal wire potential can be realized. If both detection of a signal level is performed when a transfer gate and a load gate are OFF, and a load gate turns off at this time, An electron in a signal wire flows into a VDD power supply through the bottom of an amplifier gate in a pixel which required potential of an FD part of a signal level, it becomes the potential under a stable reset gate, and stable signal wire potential can be realized.

[0011]In order to attain the aforementioned purpose, a drive method of the 3rd solid state camera concerning this invention, matrix form -- arranging -- having had -- plurality -- an optoelectric transducer (PD part) -- one -- a \*\* -- plurality -- an optoelectric transducer -- each -- corresponding -- floating diffusion -- (FD



-- a part. Pixel amplifier which detects potential of an FD part, and a transfer gate (read-out transfer gate) which transmits a charge signal by which photoelectric conversion was carried out by each of two or more optoelectric transducers to an FD part, One photoelectric conversion cell comprises a reset gate which initializes potential of an FD part to predetermined potential, and a cell part common source (VDDCEL) common to two or more optoelectric transducers, It is the method of driving a solid state camera which has the load gate connected with an output signal line of each sequence, The one [ are within a horizontal blanking period and / voltage of a cell part common source / a load gate and a reset gate ] within a period of the "High" level, One [ turn off a load gate, after turning off a reset gate previously, and pixel amplifier detects potential of an FD part as reference level without a signal, next / a load gate and a transfer gate ], Next, a load gate and a transfer gate are turned off and pixel amplifier detects by using potential of an FD part as a storing signal level.

[0012]According to this composition, to an advantage by a drive method of the 1st solid state camera when detecting reference level as compared with a drive method of the 2nd solid state camera, a reset gate by in addition, a thing turned OFF earlier than a load gate. In order to make reference level of an FD part stability early, potential of a signal wire is further stable.

[0013]In order to attain the aforementioned purpose, a drive method of the 4th

solid state camera concerning this invention, matrix form -- arranging -- having had -- plurality -- an optoelectric transducer (PD part) -- one -- a \*\* -- plurality -- an optoelectric transducer -- each -- corresponding -- floating diffusion -- (FD --) -- a part. Pixel amplifier which detects potential of an FD part, and a transfer gate (read-out transfer gate) which transmits a charge signal by which photoelectric conversion was carried out by each of two or more optoelectric transducers to an FD part, One photoelectric conversion cell comprises a reset gate which initializes potential of an FD part to predetermined potential, and a cell part common source (VDDCEL) common to two or more optoelectric transducers, It is the method of driving a solid state camera which has the load gate connected with an output signal line of each sequence, The one [ impress predetermined fixed voltage to a load gate, fix a load gate to an ON state, / are within a horizontal blanking period and / voltage of a cell part common source / a reset gate ] within a period of the "High" level, Said pixel amplifier detects by making potential of an FD part into a reset level, a reset gate is turned off, then, pixel amplifier detects by using potential of an FD part as a storing signal level, and a transfer gate is turned off. [ a transfer gate ]

[0014]According to this composition, electric charge detection can be performed by in addition to an advantage by a drive method of the 1st solid state camera, impressing predetermined fixed voltage to a load gate of source follower

amplifier, and fixing a load gate to an ON state.

[0015] In order to attain the aforementioned purpose, a drive method of the 5th solid state camera concerning this invention, matrix form -- arranging -- having had -- plurality -- an optoelectric transducer (PD part) -- one -- a \*\* -- plurality -- an optoelectric transducer -- each -- corresponding -- floating diffusion -- (FD --) -- a part. Pixel amplifier which detects potential of an FD part, and a transfer gate (read-out transfer gate) which transmits a charge signal by which photoelectric conversion was carried out by each of two or more optoelectric transducers to an FD part, One photoelectric conversion cell comprises a reset gate which initializes potential of an FD part to predetermined potential, and a cell part common source (VDDCEL) common to two or more optoelectric transducers, [ are the method of driving a solid state camera which has the load gate connected with an output signal line of each sequence, and / within a horizontal blanking period ], A reset gate is turned on and off while voltage of a cell part common source had made a load gate an OFF state within a period of the "High" level, Next, an optoelectric transducer is made into a reset state, voltage of a cell part common source is used as the "Low" level from the "High" level, a transfer gate is turned on and off, a reset gate is turned on and off, making a load gate into an OFF state, and a photoelectric conversion cell is returned to a non selection state.

[0016]According to this composition, without carrying out potential detection, the pixel amplifier can make only an optoelectric transducer a reset state, and can realize an electronic shutter function.

[0017]

[Embodiment of the Invention]Hereafter, an embodiment of the invention is described with reference to drawings. Following embodiments explain an MOS type image sensor to an example as a solid state camera.

[0018](A 1st embodiment) A 1st embodiment of this invention is first described with reference to drawing 3 from drawing 1.

[0019]Drawing 1 is a circuitry figure of the photoelectric conversion cell in the MOS type image sensor concerning a 1st embodiment of this invention. The composition of the photoelectric conversion cell of drawing 1 is the same also in other embodiments mentioned later.

[0020]The PD part to which 1 performs photoelectric conversion in drawing 1, the FD part in which 2 accumulates the electric charge after photoelectric conversion, The transfer gate where 3 performs charge transfer to FD part 2, the reset gate where 4 sweeps out the electric charge of FD part 2, A load transistor for the pixel amplifier with which 5 performs electric charge detection of FD part 2, and 6 to form source follower amplifier with the pixel amplifier 5, The common power wire in which 7 impresses the common source voltage signal VDDCEL to

a photoelectric conversion cell part, The read pulse line by which 8 impresses read signal READ to the transfer gate 3, The reset pulse line by which reset-signal RESET in which 9 sweeps out the electric charge of FD part 2 is impressed, The output signal line which transmits the pixel signal VO from which 10 was detected with the pixel amplifier 5, the load gate line with which 11 impresses load gating signal LGCEL to the gate of the load transistor 6, and 12 are common source power source wires which impress the source supply voltage signal SCEL common to the load transistor 6.

[0021]Drawing 2 is an entire circuit lineblock diagram of the MOS type image sensor which has arranged the photoelectric conversion cell of drawing 1 to array form, and drawing 3 is an operation timing figure showing the drive method.

[0022]As for a horizontal line scanning circuit and 34, in drawing 2, a timing generating circuit and 32 are [ a multiplexer and 36 ] vertical-lines scanning circuits output amplifier and 35 a noise cancelling circuit and 33 31. The timing generating circuit 31 controls the generating timing of the common source voltage signal VDDCEL and read signal READ while generating load gating signal LGCEL, the source supply voltage signal SCEL, reset-signal RESET, and the sample hold pulses SHNC.

[0023]Hereafter, operation of the MOS type image sensor by this embodiment is explained in detail using drawing 2 and drawing 3. The operation timing of

drawing 3 completes a series of operations within a horizontal blanking period.

[0024]First, in order to make the load gate transistors 6 into a constant current source, the predetermined fixed voltage  $V_{clg}$  is impressed to the load gate line 11 as load gating signal LGCEL. Next, after using the common source voltage signal VDDCEL as the "High" level, reset-signal RESET is activated and the electric charge of FD part 2 is swept out. At this time, the pixel amplifier 5 detects the signal level at the time of reset (reset level  $V_r$ ), and via the output signal line 10, This reset level  $V_r$  is sampled by the sample hold pulses SHNC, and the reset level clamp of the pixel signal VO is performed in the noise cancelling circuit 32 (period  $T_r$  of drawing 3).

[0025]After deactivating reset-signal RESET, activate read signal READ and transmit the stored charge of PD part 1 to FD part 2, and the pixel amplifier 5 detects the storing signal level  $V_s$ , and next, via the output signal line 10, This storing signal level  $V_s$  is sampled by the sample hold pulses SHNC, and sample hold of the pixel signal VO is performed in the noise cancelling circuit 32 (period  $T_s$  of drawing 3). By the above operation, the pixel signal VO which removed threshold dispersion and the noise component of the pixel amplifier 5 is detectable.

[0026]When the common source voltage signal VDDCEL is used as the "Low" level and reset-signal RESET is activated, the potential of FD part 2 is set to the

"Low" level (in this case, GND) of the common source voltage signal VDDCEL, and the pixel amplifier 5 stops then, operating. Henceforth, the pixel amplifier 5 will be in a non selection state in order not to operate, until reset-signal RESET and read signal READ are again activated by the vertical-lines scanning circuit 36.

[0027]Namely, by pulse-izing of the common source voltage signal VDDCEL, and the timing of read signal READ and reset-signal RESET only by the three gate transistors 3, 4, and 5. Storing signal read-out of a photoelectric conversion cell, storing signal reset, and a vertical scanning can be performed, and the required vertical selection gate becomes unnecessary in the former.

[0028](A 2nd embodiment), next a 2nd embodiment of this invention are described with reference to drawing 2 and drawing 4.

[0029]Drawing 4 is an operation timing figure showing the drive method of the MOS type image sensor concerning a 2nd embodiment of this invention. Hereafter, operation of the MOS type image sensor by this embodiment is explained in detail using drawing 2 and drawing 4. The operation timing of drawing 4 completes a series of operations within a horizontal blanking period.

[0030]First, after using the common source voltage signal VDDCEL as the "High" level, load gating signal LGCEL and reset-signal RESET are activated, and the electric charge of FD part 2 is swept out. After deactivating reset-signal

RESET, form the margin period  $T_m$ , deactivate load gating signal LGCEL, detect the reference level  $V_r$  which does not have a signal with the pixel amplifier 5 immediately after this, and next, via the output signal line 10, This reference level  $V_r$  is sampled by the sample hold pulses SHNC, and the reference level clamp of the pixel signal VO is performed in the noise cancelling circuit 32 (period  $T_r$  of drawing 4).

[0031]Next, load gating signal LGCEL and read signal READ are activated, After transmitting the stored charge of PD part 1 to FD part 2 and deactivating read signal READ, Form the margin period  $T_m$ , deactivate load gating signal LGCEL, and the pixel amplifier 5 detects the storing signal level  $V_s$  immediately after this, and via the output signal line 10, This storing signal level  $V_s$  is sampled by the sample hold pulses SHNC, and sample hold of the pixel signal VO is performed in the noise cancelling circuit 32 (period  $T_s$  of drawing 4).

[0032]As mentioned above, the reference level  $V_r$  of FD part 2 stabilizes reset-signal RESET early because it is earlier [ than load gating signal LGCEL ] deactivated. The storing signal level read from PD part 1 is early stable by deactivating read signal READ earlier than load gating signal LGCEL. Thereby, the stable signal detection becomes possible.

[0033]When the common source voltage signal VDDCEL is used as the "Low" level and reset-signal RESET is activated, the potential of FD part 2 is set to the



"Low" level (in this case, GND) of the common source voltage signal VDDCEL, and the pixel amplifier 5 stops then, operating. Henceforth, the pixel amplifier 5 will be in a non selection state in order not to operate, until reset-signal RESET and read signal READ are again activated by the vertical-lines scanning circuit 36.

[0034]Namely, by pulse-izing of the common source voltage signal VDDCEL, and the timing of load gating signal LGCEL, read signal READ, and reset-signal RESET only by the three gate transistors 3, 4, and 5. Storing signal read-out of a photoelectric conversion cell, storing signal reset, and a vertical scanning can be performed, and the required vertical selection gate becomes unnecessary in the former.

[0035](A 3rd embodiment), next a 3rd embodiment of this invention are described with reference to drawing 5 and drawing 6.

[0036]Drawing 5 is an entire circuit lineblock diagram of the MOS type image sensor concerning a 3rd embodiment of this invention, and drawing 6 is an operation timing figure showing the drive method.

[0037]The point that this embodiment shown in drawing 5 differs from 1st and 2nd embodiments, In addition to the composition of drawing 2, it is in the point of having formed the electronic shutter scanning circuit 37, From the electronic shutter scanning circuit 37, reset-signal ERESET is outputted to electric charge

\*\*\*\*\* of FD part 2, and read signal EREAD is outputted at the time of an electronic shutter to the storing signal transmission from PD part 1 to FD part 2 at the time of an electronic shutter.

[0038]The operation timing shown in drawing 7 shows the example which included electronic shutter operation in the operation timing of drawing 4, and is giving the feature to the timing of load gating signal LGCEL. Namely, when detecting a storing signal, impress a pulse signal or predetermined fixed voltage to the gate of the load transistor 6 as load gating signal LGCEL, and source follower operation is carried out. When performing only reset of a storing signal, without outputting a storing signal, load gating signal LGCEL is changed into a GND state, and it is not made to carry out source follower operation. The operation which only this reset performs realizes electronic shutter operation.

[0039]

[Effect of the Invention]According to this invention, as explained above, in spite of being the FDA method, one photoelectric conversion cell can be constituted only from three transistor gates, and it becomes possible to realize improvement in a numerical aperture, and minuteness making of cell size.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1]The circuitry figure of a photoelectric conversion cell

[Drawing 2]The entire circuit lineblock diagram of the MOS type image sensor concerning 1st and 2nd embodiments of this invention

[Drawing 3]The operation timing figure showing the drive method of the MOS type image sensor concerning a 1st embodiment of this invention

[Drawing 4]The operation timing figure showing the drive method of the MOS type image sensor concerning a 2nd embodiment of this invention

[Drawing 5]The entire circuit lineblock diagram of the MOS type image sensor concerning a 3rd embodiment of this invention

[Drawing 6]The operation timing figure showing the drive method of the MOS type image sensor of drawing 5

[Description of Notations]

- 1 Photodiode part (PD part),
- 2 Floating diffusion part (FD part)
- 3 Read-out transfer gate
- 4 Reset gate
- 5 Pixel amplifier

- 6 Load transistor
- 7 The common power wire of a photoelectric conversion cell part
- 8 Read pulse line
- 9 Reset pulse line
- 10 Output signal line
- 11 Load gate line
- 12 Common source power source wire
- 31 Timing generating circuit
- 32 Noise cancelling circuit
- 33 Horizontal line scanning circuit
- 34 Output amplifier
- 35 Multiplexer
- 36 Vertical-lines scanning circuit
- 37 Electronic shutter scanning circuit

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-46864

(P2003-46864A)

(43) 公開日 平成15年2月14日 (2003.2.14)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード <sup>*</sup> (参考)
H 0 4 N 5/335		H 0 4 N 5/335	E 4 M 1 1 8
G 0 6 T 1/00	4 2 0	G 0 6 T 1/00	4 2 0 G 5 B 0 4 7
H 0 1 L 27/146		H 0 4 N 1/028	A 5 C 0 2 4
H 0 4 N 1/028		H 0 1 L 27/14	A 5 C 0 5 1

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2001-233697(P2001-233697)

(22) 出願日 平成13年8月1日 (2001.8.1)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 春日 繁孝

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 山口 琢己

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 110000040

特許業務法人池内・佐藤アンドパートナーズ

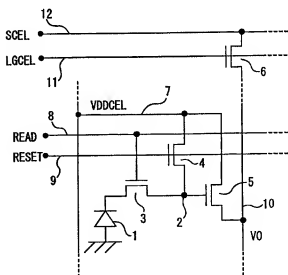
最終頁に続く

## (54) 【発明の名称】 固体撮像装置およびその駆動方法

## (57) 【要約】

【課題】 F D A 方式を用いた固体撮像装置において、P D 部の面積確保や光電変換セルサイズの微細化を容易に実現する。

【解決手段】 1つの光電変換セルに、1つの光電変換素子 (P D 部) 1 に対応したフローティングディフュージョン (F D) 部 2 と、F D 部の電位を検出する画素アンプ 5 と、P D 部からの電荷信号を F D 部に転送する転送ゲート 3 と、F D 部の電位を初期化するリセットゲート 4 とを設け、各列の出力信号線 I O に共通のロードゲート 6 をオン状態に固定し、水平ブランキング期間内でかつセル部共通電源電圧 V D D C E L が「H」レベルの期間内に、リセットゲートをオンして、F D 部の電位をリセットレベルとして画素アンプで検出し、リセットゲートをオフし、次に転送ゲートをオンして、F D 部の電位を蓄積信号レベルとして画素アンプで検出し、転送ゲートをオフする。



## 【特許請求の範囲】

【請求項1】 行列状に配置された複数の光電変換素子の1つと、前記複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、前記F D部の電位を検出する画素アンプと、前記複数の光電変換素子のそれぞれで光電変換された電荷信号を前記F D部に転送する転送ゲートと、前記F D部の電位を所定の電位に初期化するリセットゲートと、前記複数の光電変換素子に共通するセル部共通電源として1つの光電変換セルが構成された固体撮像装置を駆動する方法であって、  
水平ブランキング期間内において、  
前記セル部共通電源の電圧が「High」レベルの期間内に、前記リセットゲートをオンし、前記F D部の電位を前記所定の電位に初期化させた後前記リセットゲートをオフし、その後、前記転送ゲートを介して前記光電変換素子で光電変換された電荷信号を前記F D部に転送し、  
前記セル部共通電源の電圧を「High」レベルから「Low」レベルにして、前記リセットゲートをオン／オフし、前記光電変換セルを非選択状態に戻すことを特徴とする固体撮像装置の駆動方法。

【請求項2】 行列状に配置された複数の光電変換素子の1つと、前記複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、前記F D部の電位を検出する画素アンプと、前記複数の光電変換素子のそれぞれで光電変換された電荷信号を前記F D部に転送する転送ゲートと、前記F D部の電位を所定の電位に初期化するリセットゲートと、前記複数の光電変換素子に共通するセル部共通電源として1つの光電変換セルが構成された固体撮像装置であって、  
水平ブランキング期間内において、前記セル部共通電源の電圧が「High」レベルの期間内に、前記リセットゲートをオンし、前記F D部の電位を所定の電位に初期化させた後前記リセットゲートをオフし、その後、前記転送ゲートを介して前記光電変換素子で光電変換された電荷信号を前記F D部に転送し、前記セル部共通電源の電圧を「High」レベルから「Low」レベルにして、前記リセットゲートをオン／オフする制御を行うタイミング発生回路と、

水平ブランキング期間内であつ前記セル部共通電源の電圧が「High」レベルの期間内に、前記リセットゲートがオン状態での前記F D部の電位をリセットレベルとして前記画素アンプで検出し、前記リセットゲートがオフ状態であつ前記転送ゲートがオン状態での前記F D部の電位を蓄積信号レベルとして前記画素アンプで検出し、前記リセットレベルと前記蓄積信号レベルの差を検出するノイズキャンセル回路とを備えたことを特徴とする固体撮像装置。

【請求項3】 行列状に配置された複数の光電変換素子

の1つと、前記複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、前記F D部の電位を検出する画素アンプと、前記複数の光電変換素子のそれぞれで光電変換された電荷信号を前記F D部に転送する転送ゲートと、前記F D部の電位を所定の電位に初期化するリセットゲートと、前記複数の光電変換素子に共通するセル部共通電源として1つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、  
水平ブランキング期間内であつ前記セル部共通電源の電圧が「High」レベルの期間内に、  
前記ロードゲートと前記リセットゲートをオンして、次に前記ロードゲートと前記リセットゲートをオフして、前記F D部の電位を信号のない基準レベルとして前記画素アンプで検出する工程と、  
前記ロードゲートと前記転送ゲートをオンして、次に前記ロードゲートと前記転送ゲートをオフして、前記F D部の電位を蓄積信号レベルとして前記画素アンプで検出する工程とを含むことを特徴とする固体撮像装置の駆動方法。

【請求項4】 行列状に配置された複数の光電変換素子の1つと、前記複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、前記F D部の電位を検出する画素アンプと、前記複数の光電変換素子のそれぞれで光電変換された電荷信号を前記F D部に転送する転送ゲートと、前記F D部の電位を所定の電位に初期化するリセットゲートと、前記複数の光電変換素子に共通するセル部共通電源として1つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、  
水平ブランキング期間内であつ前記セル部共通電源の電圧が「High」レベルの期間内に、  
前記ロードゲートと前記リセットゲートをオンして、先に前記リセットゲートをオフした後に前記ロードゲートをオフして、前記F D部の電位を信号のない基準レベルとして前記画素アンプで検出し、

次に、前記ロードゲートと前記転送ゲートをオンして、次に前記ロードゲートと前記転送ゲートをオフして、前記F D部の電位を蓄積信号レベルとして前記画素アンプで検出することを特徴とする固体撮像装置の駆動方法。

【請求項5】 行列状に配置された複数の光電変換素子の1つと、前記複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、前記F D部の電位を検出する画素アンプと、前記複数の光電変換素子のそれぞれで光電変換された電荷信号を前記F D部に転送する転送ゲートと、前記F D部の電位を所定の電位に初期化するリセットゲートと、前記複数の光電変換素子に共通するセル部共通電源として1つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、

3

前記ロードゲートに所定の一定電圧を印加して前記ロードゲートをオン状態に固定し、水平ブランキング期間内でかつ前記セル部共通電源の電圧が「High」レベルの期間内に、前記リセットゲートをオンして、前記F D部の電位をリセットレベルとして前記画素アンプで検出し、前記リセットゲートをオフし、次に前記転送ゲートをオンして、前記F D部の電位を蓄積信号レベルとして前記画素アンプで検出し、前記転送ゲートをオフすることを特徴とする固体撮像装置の駆動方法。

【請求項6】 行列状に配置された複数の光電変換素子の1つと、前記複数の光電変換素子のそれぞれに対応するフローティングディフュージョン(F D)部と、前記F D部の電位を検出する画素アンプと、前記複数の光電変換素子のそれぞれで光電変換された電荷信号を前記F D部に転送する転送ゲートと、前記F D部の電位を所定の電位に初期化するリセットゲートと、前記複数の光電変換素子に共通するセル部共通電源とで1つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、水平ブランキング期間内において、前記セル部共通電源の電圧が「High」レベルの期間内に、前記ロードゲートをオフ状態にしたまま前記リセットゲートをオン/オフし、次に前記転送ゲートをオン/オフして前記光電変換素子をリセット状態にし、前記セル部共通電源の電圧を「High」レベルから「Low」レベルにして、前記ロードゲートをオフ状態にしたまま前記リセットゲートをオン/オフし、前記光電変換セルを非選択状態に戻すことを特徴とする固体撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の光電変換素子が配置された固体撮像装置およびその駆動方法に係り、特に光電変換セルの開口率向上やサイズ縮小化技術に関する。

【0002】

【従来の技術】従来のMOS型イメージセンサは、フローティングディフュージョン部(以下、F D部と略称する)を縮小化して感度向上を図るためと、フォトダイオード部(以下、P D部と略称する)の表面をP型半導体で覆い白キズ対策を図るために、フローティング・ディフュージョン・アンプリファイア(以下、F D Aと略称する)方式の画素構造を採用してきた。

【0003】

【発明が解決しようとする課題】この方式は、P D部に蓄積された電荷を一旦F D部に転送する転送ゲートと、光電変換セルごとに設けられたソースフォロアアンプと、F D部の電位をリセットするリセットゲートと、垂

4

直走査パルスが印加されるセレクトゲートとで構成され、1つの光電変換セルに合計4つのゲートトランジスタが必要となり、セルに占めるトランジスタ部分のサイズが大きくなり、P D部の面積の確保や一つの光電変換セルサイズの微細化が困難であるという問題を抱えている。

【0004】本発明は、かかる問題点に鑑みてなされたものであり、その目的は、F D A方式で一般的に使用される前記4つのゲートトランジスタのうち、垂直走査パルスが印加されるセレクトゲートをなくすことによって、1つの光電変換セルを3つのトランジスタゲートのみで構成できるようにして、P D部の面積確保や光電変換セルサイズの微細化を容易に実現できる固体撮像装置およびその駆動方法を提供することにある。

【0005】

【課題を解決するための手段】前記の目的を達成するため、本発明に係る第1の固体撮像装置の駆動方法は、行列状に配置された複数の光電変換素子(P D部)の1つと、複数の光電変換素子のそれぞれに対応するフローティングディフュージョン(F D)部と、前記F D部の電位を検出する画素アンプと、複数の光電変換素子のそれぞれで光電変換された電荷信号をF D部に転送する転送ゲート(読み出し転送ゲート)と、F D部の電位を所定の電位に初期化するリセットゲートと、複数の光電変換素子に共通するセル部共通電源(V D D C E L)とで1つの光電変換セルが構成された固体撮像装置を駆動する方法であって、水平ブランキング期間内において、セル部共通電源の電圧が「High」レベルの期間内に、リセットゲートをオンし、F D部の電位を所定の電位に初期化させた後リセットゲートをオフし、その後、転送ゲートを介して光電変換素子で光電変換された電荷信号をF D部に転送し、セル部共通電源の電圧を「High」レベルから「Low」レベルにして、リセットゲートをオン/オフし、光電変換セルを非選択状態に戻すことを特徴とする。

【0006】この構成によれば、1つの光電変換セル内のゲートトランジスタを、光電変換素子それぞれに対応するF D部の電位を検出する画素アンプと、光電変換素子で光電変換された電荷信号をF D部に転送する転送ゲートと、F D部の電位を所定電位に初期化するリセットゲートの3つで構成し、光電変換セルの電源をすべてのセルに共通のセル部共通電源とし、セル部共通電源の電圧をパルス信号として、セル部共通電源の電圧が「High」レベルである場合と「Low」レベルである場合とでそれぞれリセットゲートにパルス信号を印加することで、垂直走査機能を実現することができ、従来では光電変換セルに必要であった垂直セレクトゲートが不要となり、P D部の面積確保や光電変換セルサイズの微細化を実現することが可能になる。

【0007】前記の目的を達成するため、本発明に係る

5

固体撮像装置は、行列状に配置された複数の光電変換素子（P 部）の 1 つと、複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、F D 部の電位を検出する画素アンプと、複数の光電変換素子のそれぞれで光電変換された電荷信号を F D 部に転送する転送ゲート（読み出し転送ゲート）と、F D 部の電位を所定の電位に初期化するリセットゲートと、複数の光電変換素子に共通するセル部共通電源（V D D C E L）とで 1 つの光電変換セルが構成された固体撮像装置であって、水平ブランキング期間内において、セル部共通電源の電圧が「H i g h」レベルの期間内に、リセットゲートをオンし、F D 部の電位を所定の電位に初期化させた後リセットゲートをオフし、その後、転送ゲートを介して光電変換素子で光電変換された電荷信号を F D 部に転送し、セル部共通電源の電圧を「H i g h」レベルから「L o w」レベルにして、リセットゲートをオン/オフする制御を行うタイミング発生回路と、水平ブランキング期間内であつてセル部共通電源の電圧が「H i g h」レベルの期間内に、リセットゲートがオン状態での F D 部の電位をリセットレベルとして画素アンプで検出し、リセットゲートがオフ状態であつて転送ゲートがオン状態で F D 部の電位を蓄積信号レベルとして画素アンプで検出し、リセットレベルと蓄積信号レベルの差を検出するノイズキャンセル回路とを備えたことを特徴とする。

【0008】この構成によれば、第 1 の固体撮像装置の駆動方法による利点に加えて、ノイズキャンセル回路により、画素アンプの間値ばらつきやノイズ成分を除去することが可能になる。

【0009】前記の目的を達成するため、本発明に係る第 2 の固体撮像装置の駆動方法は、行列状に配置された複数の光電変換素子（P 部）の 1 つと、複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、F D 部の電位を検出する画素アンプと、複数の光電変換素子のそれぞれで光電変換された電荷信号を F D 部に転送する転送ゲート（読み出し転送ゲート）と、F D 部の電位を所定の電位に初期化するリセットゲートと、複数の光電変換素子に共通するセル部共通電源（V D D C E L）とで 1 つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、水平ブランキング期間内であつてセル部共通電源の電圧が「H i g h」レベルの期間内に、ロードゲートとリセットゲートをオンして、次にロードゲートとリセットゲートをオフして、F D 部の電位を信号のない基準レベルとして画素アンプで検出する工程と、ロードゲートと転送ゲートをオンして、次にロードゲートと転送ゲートをオフして、F D 部の電位を蓄積信号レベルとして画素アンプで検出する工程とを含むことを特徴とする。

【0010】この構成によれば、第 1 の固体撮像装置の

6

駆動方法による利点に加えて、基準レベルの検出は、リセットゲートとロードゲートが共にオフのときに行われ、この時、ロードゲートがオフすると、信号線内の電子が、基準レベルの F D 部の電位がかかった、画素内アンプゲートの下を通過して V D D 電源に流れ、安定したリセットゲート下の電位になり、安定した信号線電位を実現することができる。また、信号レベルの検出は、転送ゲートとロードゲートが共にオフのときに行われ、この時、ロードゲートがオフすると、信号線内の電子が、信号レベルの F D 部の電位がかかった、画素内アンプゲートの下を通過して V D D 電源に流れ、安定したリセットゲート下の電位になり、安定した信号線電位を実現することができる。

【0011】前記の目的を達成するため、本発明に係る第 3 の固体撮像装置の駆動方法は、行列状に配置された複数の光電変換素子（P 部）の 1 つと、複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、F D 部の電位を検出する画素アンプと、複数の光電変換素子のそれぞれで光電変換された電荷信号を F D 部に転送する転送ゲート（読み出し転送ゲート）と、F D 部の電位を所定の電位に初期化するリセットゲートと、複数の光電変換素子に共通するセル部共通電源（V D D C E L）とで 1 つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、水平ブランキング期間内であつてセル部共通電源の電圧が「H i g h」レベルの期間内に、ロードゲートとリセットゲートをオンして、先にリセットゲートをオフした後ロードゲートをオフして、F D 部の電位を信号のない基準レベルとして画素アンプで検出し、次に、ロードゲートと転送ゲートをオンして、次にロードゲートと転送ゲートをオフして、F D 部の電位を蓄積信号レベルとして画素アンプで検出することを特徴とする。

【0012】この構成によれば、第 1 の固体撮像装置の駆動方法による利点に加えて、第 2 の固体撮像装置の駆動方法に比較して、基準レベルを検出する際に、リセットゲートをロードゲートよりも早くオフにすることで、F D 部の基準レベルを早く安定にさせるため、信号線の電位が更に安定化する。

【0013】前記の目的を達成するため、本発明に係る第 4 の固体撮像装置の駆動方法は、行列状に配置された複数の光電変換素子（P 部）の 1 つと、複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、F D 部の電位を検出する画素アンプと、複数の光電変換素子のそれぞれで光電変換された電荷信号を F D 部に転送する転送ゲート（読み出し転送ゲート）と、F D 部の電位を所定の電位に初期化するリセットゲートと、複数の光電変換素子に共通するセル部共通電源（V D D C E L）とで 1 つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを



7

有する固体撮像装置を駆動する方法であって、ロードゲートに所定の一定電圧を印加してロードゲートをオン状態に固定し、水平ブランキング期間内でかつセル部共通電源の電圧が「H l g h」レベルの期間内に、リセットゲートをオンして、F D部の電位をリセットレベルとして前記画素アンプで検出し、リセットゲートをオフし、次に転送ゲートをオンして、F D部の電位を蓄積信号レベルとして画素アンプで検出し、転送ゲートをオフすることを特徴とする。

【0014】この構成によれば、第1の固体撮像装置の駆動方法による利点に加えて、ソースフォロアアンプのロードゲートに所定の一定電圧を印加してロードゲートをオン状態に固定することで電荷検出を行なうことができる。

【0015】前記の目的を達成するため、本発明に係る第5の固体撮像装置の駆動方法は、行列状に配置された複数の光電変換素子（P D部）の1つと、複数の光電変換素子のそれぞれに対応するフローティングディフュージョン（F D）部と、F D部の電位を検出する画素アンプと、複数の光電変換素子のそれぞれで光電変換された電荷信号をF D部に転送する転送ゲート（読み出し転送ゲート）と、F D部の電位を所定の電位に初期化するリセットゲートと、複数の光電変換素子に共通するセル部共通電源（V D D C E L）とで1つの光電変換セルが構成され、各列の出力信号線につながったロードゲートを有する固体撮像装置を駆動する方法であって、水平ブランキング期間内において、セル部共通電源の電圧が「H l g h」レベルの期間内に、ロードゲートをオフ状態にしたままリセットゲートをオン/オフし、次に転送ゲートをオン/オフして光電変換素子をリセット状態にし、セル部共通電源の電圧を「H l g h」レベルから「L o w」レベルにして、ロードゲートをオフ状態にしたままリセットゲートをオン/オフし、光電変換セルを非選択状態に戻すことを特徴とする。

【0016】この構成によれば、画素アンプは電位検出することなく、光電変換素子のみリセット状態にすることができ、電子シャッター機能を実現することができる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して説明する。なお、以下の実施形態では、固体撮像装置としてMOS型イメージセンサを例に説明する。

【0018】（第1の実施形態）まず、本発明の第1の実施形態について、図1から図3を参照して説明する。

【0019】図1は、本発明の第1の実施形態に係るMOS型イメージセンサにおける光電変換セルの回路構成図である。なお、図1の光電変換セルの構成は、後述する他の実施形態においても同様である。

【0020】図1において、1は光電変換を行なうP D

8

部、2は光電変換後の電荷を蓄積するF D部、3はF D部2に電荷転送を行う転送ゲート、4はF D部2の電荷を掃き出すリセットゲート、5はF D部2の電荷検出を行う画素アンプ、6は画素アンプ5と共にソースフォロアアンプを形成するためのロードトランジスタ、7は光電変換セル部に共通電源電圧信号V D D C E Lを印加する共通電源線、8は転送ゲート3に読み出し信号R E A Dを印加する読み出しパルス線、9はF D部2の電荷を掃き出すリセット信号R E S E Tが印加されるリセットパルス線、10は画素アンプ5で検出された画素信号V Oを伝達する出力信号線、11はロードトランジスタ6のゲートにロードゲート信号L G C E Lを印加するロードゲート線、12はロードトランジスタ6に共通にソース電源電圧信号S C E Lを印加するソース共通電源線である。

【0021】図2は、図1の光電変換セルをアレイ状に配置したMOS型イメージセンサの全体回路構成図で、図3はその駆動方法を示す動作タイミング図である。

【0022】図2において、31はタイミング発生回路、32はノイズキャンセル回路、33は水平ライン走査回路、34は出力アンプ、35はマルチプレクサ、36は垂直ライン走査回路である。タイミング発生回路31は、ロードゲート信号L G C E L、ソース電源電圧信号S C E L、リセット信号R E S E T、サンプルホールドパルスS H N Cを生成するとともに、共通電源電圧信号V D D C E L、読み出し信号R E A Dの生成タイミングを制御する。

【0023】以下、図2および図3を用いて、本実施形態によるMOS型イメージセンサの動作について詳細に説明する。なお、図3の動作タイミングは、水平ブランキング期間内で一連の動作を完結させるものである。

【0024】まず、ロードゲート線11にロードゲート信号L G C E Lとして所定の一定電圧V c l g を印加する。次に、共通電源電圧信号V D D C E Lを「H i g h」レベルにした後、リセット信号R E S E Tを活性化してF D部2の電荷を掃き出す。このとき、画素アンプ5でリセット時の信号レベル（リセットレベルV r）を検出し、出力信号線10を介して、このリセットレベルV rをサンプルホールドパルスS H N Cでサンプリングして、ノイズキャンセル回路32にて、画素信号V Oのリセットレベルクランプを行なう（図3の期間T r）。

【0025】次に、リセット信号R E S E Tを非活性化した後、読み出し信号R E A Dを活性化してF D部2にP D部の蓄積電荷を転送し、画素アンプ5で蓄積信号レベルV sを検出し、出力信号線10を介して、この蓄積信号レベルV sをサンプルホールドパルスS H N Cでサンプリングして、ノイズキャンセル回路32にて、画素信号V Oのサンプルホールドを行なう（図3の期間T s）。以上の動作により、画素アンプ5の閾値ばらつき

やノイズ成分を除去した画素信号VOを検出することができる。

【0026】続いて、共通電源電圧信号VDDCELを「Low」レベルにして、リセット信号RESETを活性化すると、FD部2の電位は、共通電源電圧信号VDDCELの「Low」レベル（この場合、GND）になり、画素アンプ5は動作しなくなる。以降、垂直ライン走査回路36によって、再びリセット信号RESETと読み出し信号READが活性化されるまで、画素アンプ5は動作しないため、非選択状態となる。

【0027】すなわち、共通電源電圧信号VDDCELのバルス化と、読み出し信号READ及びリセット信号RESETのタイミングによって、3つのゲートトランジスタ3、4、5だけで、光電変換セルの蓄積信号読み出し、蓄積信号リセット、および垂直走査が行えることになり、従来では必要であった垂直セレクトゲートが不要になる。

【0028】（第2の実施形態）次に、本発明の第2の実施形態について、図2および図4を参照して説明する。

【0029】図4は、本発明の第2の実施形態に係るMOS型イメージセンサの駆動方法を示す動作タイミング図である。以下、図2および図4を用いて、本実施形態によるMOS型イメージセンサの動作について詳細に説明する。なお、図4の動作タイミングは、水平スキャン期間内で一連の動作を完結させるものである。

【0030】まず、共通電源電圧信号VDDCELを「High」レベルにした後、ロードゲート信号LGCELとリセット信号RESETを活性化して、FD部2の電荷を掃き出す。次に、リセット信号RESETを非活性化した後、マージン期間Tmを設けて、ロードゲート信号LGCELを非活性化し、この直後に、画素アンプ5で信号のない基準レベルVrを検出し、出力信号線10を介して、この基準レベルVrをサンプルホールドパルスSHNCでサンプリングして、ノイズキャンセル回路32にて、画素信号VOの基準レベルクランプを行なう（図4の期間Tr）。

【0031】次に、ロードゲート信号LGCELと読み出し信号READを活性化して、FD部2にPD部1の蓄積電荷を転送した後、読み出し信号READを非活性化した後、マージン期間Tmを設けて、ロードゲート信号LGCELを非活性化し、この直後に、画素アンプ5で蓄積信号レベルVsを検出し、出力信号線10を介して、この蓄積信号レベルVsをサンプルホールドパルスSHNCでサンプリングして、ノイズキャンセル回路32にて、画素信号VOのサンプルホールドを行なう（図4の期間Ts）。

【0032】上記のように、リセット信号RESETをロードゲート信号LGCELよりも早く非活性化することで、FD部2の基準レベルVrが早く安定化する。ま

た、読み出し信号READをロードゲート信号LGCELよりも早く非活性化することで、PD部1から読み出した蓄積信号レベルが早く安定化する。これにより、安定した信号検出が可能になる。

【0033】続いて、共通電源電圧信号VDDCELを「Low」レベルにして、リセット信号RESETを活性化すると、FD部2の電位は、共通電源電圧信号VDDCELの「Low」レベル（この場合、GND）になり、画素アンプ5は動作しなくなる。以降、垂直ライン走査回路36によって、再びリセット信号RESETと読み出し信号READが活性化されるまで、画素アンプ5は動作しないため、非選択状態となる。

【0034】すなわち、共通電源電圧信号VDDCELのバルス化と、ロードゲート信号LGCEL、読み出し信号READ及びリセット信号RESETのタイミングによって、3つのゲートトランジスタ3、4、5だけで、光電変換セルの蓄積信号読み出し、蓄積信号リセット、および垂直走査が行えることになり、従来では必要であった垂直セレクトゲートが不要になる。

20 【0035】（第3の実施形態）次に、本発明の第3の実施形態について、図5および図6を参照して説明する。

【0036】図5は、本発明の第3の実施形態に係るMOS型イメージセンサの全体回路構成図であり、図6は、その駆動方法を示す動作タイミング図である。

【0037】図5に示す本実施形態が第1および第2の実施形態と異なる点は、図2の構成に加えて、電子シャッター走査回路37を設けた点にあり、電子シャッター走査回路37から、FD部2の電荷掃き出し用に、電子シャッター時リセット信号ERESTが、またPD部1からFD部2への蓄積電荷転送用に、電子シャッター時読み出し信号READが出力される。

30 【0038】図7に示す動作タイミングは、図4の動作タイミングに電子シャッター動作を組み込んだ例を示し、ロードゲート信号LGCELのタイミングに特徴を持たせている。すなわち、蓄積信号を検出する場合は、ロードゲート信号LGCELとしてパルス信号あるいは所定の一定電圧をロードトランジスタ6のゲートに印加してソースフォロア動作させ、蓄積信号を出力せずに蓄積信号のリセットのみ行う場合は、ロードゲート信号LGCELをGND状態にして、ソースフォロア動作させないようにしている。このリセットのみ行う動作により、電子シャッター動作を実現するものである。

【0039】

【発明の効果】以上説明したように、本発明によれば、FDA方式であるにもかかわらず、1つの光電変換セルを3つのトランジスタゲートだけで構成することができる、開口率の向上およびセルサイズの微細化を実現することが可能となる。

50 【図面の簡単な説明】

11

【図 1】 光電変換セルの回路構成図

【図 2】 本発明の第 1 および第 2 の実施形態に係る MOS 型イメージセンサの全体回路構成図

【図 3】 本発明の第 1 の実施形態に係る MOS 型イメージセンサの駆動方法を示す動作タイミング図

【図 4】 本発明の第 2 の実施形態に係る MOS 型イメージセンサの駆動方法を示す動作タイミング図

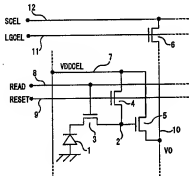
【図 5】 本発明の第 3 の実施形態に係る MOS 型イメージセンサの全体回路構成図

【図 6】 図 5 の MOS 型イメージセンサの駆動方法を示す動作タイミング図

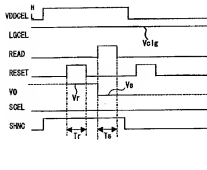
【符号の説明】

- 1 フォトダイオード部 (PD 部)、
- 2 フローティングディフュージョン部 (FD 部)
- 3 読み出し転送ゲート
- 4 リセットゲート

【図 1】



【図 3】



12

5 画素アンプ

6 ロードトランジスタ

7 光電変換セル部の共通電源線

8 読み出しパルス線

9 リセットパルス線

10 出力信号線

11 ロードゲート線

12 ソース共通電源線

31 タイミング発生回路

32 ノイズキャンセル回路

33 水平ライン走査回路

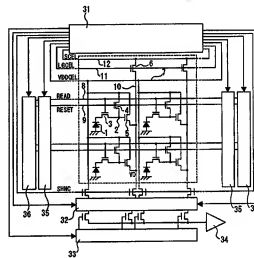
34 出力アンプ

35 マルチプレクサ

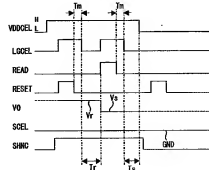
36 垂直ライン走査回路

37 電子シャッター走査回路

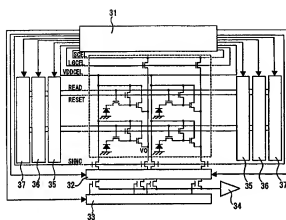
【図 2】



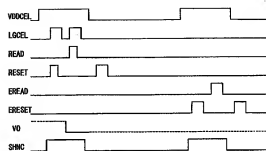
【図 4】



【図5】



【図6】



フロントページの続き

F ターム(参考) 4M118 AA10 AB01 BA14 CA02 DD06  
 DD12 FA06  
 5B047 BB04 BC01 CA05 CB05 CB17  
 5C024 AX01 CX41 GX03 GY38 GY39  
 GZ31 HX17 JX21  
 5C051 AA01 BA02 DA06 DB01 DB13  
 DB18 DC03 DC07 DE02

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年6月16日(2005.6.16)

【公開番号】特開2003-46864(P2003-46864A)

【公開日】平成15年2月14日(2003.2.14)

【出願番号】特願2001-233697(P2001-233697)

【国際特許分類第7版】

H 0 4 N 5/335

G 0 6 T 1/00

H 0 1 L 27/146

H 0 4 N 1/028

【F I】

H 0 4 N 5/335 E

G 0 6 T 1/00 4 2 0 G

H 0 4 N 1/028 A

H 0 1 L 27/14 A

【手続補正書】

【提出日】平成16年9月21日(2004.9.21)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

光電変換素子と、前記光電変換素子で光電変換された電荷信号を蓄積するフローティングディフュージョン(FD)部と、前記光電変換素子で光電変換された電荷信号を前記FD部に転送する読み出しトランジスタと、前記FD部の電位を検出する画素アンプと、前記FD部の電位を所定の電位に初期化するリセットトランジスタとを有する光電変換セルが行列状に複数配置され、全ての光電変換セルに共通する前記所定の電位を供給する電源供給部を有する固体撮像装置を駆動する方法であって、

前記電源供給部の電圧が「High」レベルの期間内に、前記リセットトランジスタをオンして、前記FD部の電位を前記所定の電位に初期化させた後に、前記リセットトランジスタをオフし、その後、前記読み出しトランジスタを介して前記光電変換素子で光電変換された電荷信号を前記FD部に転送し、

前記電源供給部の電圧が「Low」レベルの状態で、前記リセットトランジスタを「High」にした後に、前記リセットトランジスタを「Low」にし、前記光電変換セルを非選択状態に戻すことを特徴とする固体撮像装置の駆動方法。

【請求項2】

前記電源供給部の電圧が「High」レベルの期間内において、前記リセットトランジスタがオン状態での前記FD部の電位をリセットレベルとして前記画素アンプで検出し、

前記リセットトランジスタがオフ状態かつ前記読み出しトランジスタがオン状態での前記FD部の電位を蓄積信号レベルとして前記画素アンプで検出し、

前記リセットレベルと前記蓄積信号レベルの差を検出することを特徴とする請求項1記載の固体撮像装置の駆動方法。

【請求項3】

前記固体撮像装置は、前記画素アンプの出力信号線を一定に設定するためのロードトラ

ンジスタをさらに有し、

前記電源供給部の電圧が「High」レベルの期間内において、  
前記ロードトランジスタと前記リセットトランジスタをオンして、次に前記ロードトランジスタと前記リセットトランジスタをオフして、前記FD部の電位を信号のない基準レベルとして前記画素アンプで検出する工程と、

前記ロードトランジスタと前記読み出しトランジスタをオンして、次に前記ロードトランジスタと前記読み出しトランジスタをオフして、前記FD部の電位を蓄積信号レベルとして前記画素アンプで検出する工程とを含むことを特徴とする請求項1記載の固体撮像装置の駆動方法。

【請求項4】

前記固体撮像装置は、前記画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、

前記電源供給部の電圧が「High」レベルの期間内において、  
前記ロードトランジスタと前記リセットトランジスタをオンして、先に前記リセットトランジスタをオフした後に前記ロードトランジスタをオフして、前記FD部の電位を信号のない基準レベルとして前記画素アンプで検出し、

次に、前記ロードトランジスタと前記読み出しトランジスタをオンして、次に前記読み出しトランジスタをオフした後に前記ロードトランジスタをオフして、前記FD部の電位を蓄積信号レベルとして前記画素アンプで検出することを特徴とする請求項1記載の固体撮像装置の駆動方法。

【請求項5】

前記固体撮像装置は、前記画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、

前記ロードトランジスタに所定の一定電圧を印加して前記ロードトランジスタをオン状態に固定し、

前記電源供給部の電圧が「High」レベルの期間内において、  
前記リセットトランジスタをオンして、前記FD部の電位をリセットレベルとして前記画素アンプで検出し、

前記リセットトランジスタをオフし、次に前記読み出しトランジスタをオンして、前記FD部の電位を蓄積信号レベルとして前記画素アンプで検出し、

前記読み出しトランジスタをオフすることを特徴とする請求項1記載の固体撮像装置の駆動方法。

【請求項6】

前記固体撮像装置は、前記画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、

前記電源供給部の電圧が「High」レベルの期間内において、  
前記ロードトランジスタをオフ状態にしたまま前記リセットトランジスタをオン/オフし、次に前記読み出しトランジスタをオン/オフして前記光電変換素子をリセット状態にし、

前記電源供給部の電圧を「High」レベルから「Low」レベルにして、前記ロードトランジスタをオフ状態にしたまま前記リセットトランジスタをオン/オフし、前記光電変換セルを非選択状態にすることを特徴とする請求項1記載の固体撮像装置の駆動方法。

【請求項7】

光電変換素子と、前記光電変換素子で光電変換された電荷信号を蓄積するフローティングディフュージョン(FD)部と、前記光電変換素子で光電変換された電荷信号を前記FD部に転送する読み出しトランジスタと、前記FD部の電位を検出する画素アンプと、前記FD部の電位を所定の電位に初期化するリセットトランジスタとを有する光電変換セルが行列状に複数配置された固体撮像装置であって、

全ての光電変換セルに共通する前記所定の電位を供給する電源供給部を有し、

前記電源供給部の電圧が「High」レベルの期間内に、前記リセットトランジスタを

オンして、前記F D部の電位を前記所定の電位に初期化させた後に、前記リセットトランジスタをオフし、

前記電源供給部の電圧が「Low」レベルの状態で、前記リセットトランジスタを「High」にした後に、前記リセットトランジスタを「Low」にし、前記光電変換セルを非選択状態に戻すことを特徴とする固体撮像装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

【課題を解決するための手段】

前記の目的を達成するため、本発明に係る固体撮像装置の駆動方法は、光電変換素子と、光電変換素子で光電変換された電荷信号を蓄積するフローティングディフュージョン(FD)部と、光電変換素子で光電変換された電荷信号をFD部に転送する読み出しトランジスタと、FD部の電位を検出する画素アンプと、FD部の電位を所定の電位に初期化するリセットトランジスタとを有する光電変換セルが行列状に複数配置され、全ての光電変換セルに共通する所定の電位を供給する電源供給部を有する固体撮像装置を駆動する方法であって、電源供給部の電圧が「High」レベルの期間内に、リセットトランジスタをオンして、FD部の電位を所定の電位に初期化させた後に、リセットトランジスタをオフし、その後、読み出しトランジスタを介して光電変換素子で光電変換された電荷信号をFD部に転送し、電源供給部の電圧が「Low」レベルの状態で、リセットトランジスタを「High」にした後に、リセットトランジスタを「Low」にし、光電変換セルを非選択状態に戻すことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明に係る固体撮像装置の駆動方法においては、電源供給部の電圧が「High」レベルの期間内において、リセットトランジスタがオン状態でのFD部の電位をリセットレベルとして画素アンプで検出し、リセットトランジスタがオフ状態であつ読み出しトランジスタがオン状態でのFD部の電位を蓄積信号レベルとして画素アンプで検出し、リセットレベルと蓄積信号レベルの差を検出することを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

本発明に係る固体撮像装置の駆動方法においては、固体撮像装置は、画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、電源供給部の電圧が「High」レベルの期間内において、ロードトランジスタとリセットトランジスタをオンして、次にロードトランジスタとリセットトランジスタをオフして、FD部の電位を信号のない基準レベルとして画素アンプで検出する工程と、ロードトランジスタと読み出しトランジスタをオンして、次にロードトランジスタと読み出しトランジスタをオフして、FD部の電位を蓄積信号レベルとして画素アンプで検出する工程とを含むことを特徴とする。

【手続補正5】

【補正対象書類名】明細書  
 【補正対象項目名】0011  
 【補正方法】変更  
 【補正の内容】  
 【0011】

本発明に係る固体撮像装置の駆動方法においては、固体撮像装置は、画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、電源供給部の電圧が「High」レベルの期間内において、ロードトランジスタとリセットトランジスタをオンして、先にリセットトランジスタをオフした後にロードトランジスタをオフして、F D部の電位を信号のない基準レベルとして画素アンプで検出し、次に、ロードトランジスタと読み出しトランジスタをオンして、次に読み出しトランジスタをオフした後にロードトランジスタをオフして、F D部の電位を蓄積信号レベルとして画素アンプで検出することを特徴とする。

【手続補正6】  
 【補正対象書類名】明細書  
 【補正対象項目名】0013  
 【補正方法】変更  
 【補正の内容】  
 【0013】

本発明に係る固体撮像装置の駆動方法においては、固体撮像装置は、画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、ロードトランジスタに所定の一定電圧を印加してロードトランジスタをオン状態に固定し、電源供給部の電圧が「High」レベルの期間内において、リセットトランジスタをオンして、F D部の電位をリセットレベルとして前記画素アンプで検出し、リセットトランジスタをオフし、次に読み出しトランジスタをオンして、F D部の電位を蓄積信号レベルとして画素アンプで検出し、読み出しトランジスタをオフすることを特徴とする。

【手続補正7】  
 【補正対象書類名】明細書  
 【補正対象項目名】0015  
 【補正方法】変更  
 【補正の内容】  
 【0015】

本発明に係る固体撮像装置の駆動方法においては、固体撮像装置は、画素アンプの出力信号線を一定に設定するためのロードトランジスタをさらに有し、電源供給部の電圧が「High」レベルの期間内において、ロードトランジスタをオフ状態にしたままリセットトランジスタをオン／オフし、次に読み出しトランジスタをオン／オフして光電変換素子をリセット状態にし、電源供給部の電圧を「High」レベルから「Low」レベルにして、ロードトランジスタをオフ状態にしたままリセットトランジスタをオン／オフし、光電変換セルを非選択状態にすることを特徴とする。

【手続補正8】  
 【補正対象書類名】明細書  
 【補正対象項目名】0016  
 【補正方法】変更  
 【補正の内容】  
 【0016】

この構成によれば、画素アンプは電位検出することなく、光電変換素子のみリセット状態にすることができ、電子シャッター機能を実現することができる。

また、前記の目的を達成するため、本発明に係る固体撮像装置は、光電変換素子と、光電変換素子で光電変換された電荷信号を蓄積するフローティングディフュージョン（F D）部と、光電変換素子で光電変換された電荷信号をF D部に転送する読み出しトランジスタ



と、F D 部の電位を検出する画素アンプと、F D 部の電位を所定の電位に初期化するリセットトランジスタとを有する光電変換セルが行列状に複数配置された固体撮像装置であって、全ての光電変換セルに共通する所定の電位を供給する電源供給部を有し、電源供給部の電圧が「H i g h」レベルの期間内に、リセットトランジスタをオンして、F D 部の電位を所定の電位に初期化させた後に、リセットトランジスタをオフし、電源供給部の電圧が「L o w」レベルの状態、リセットトランジスタを「H i g h」にした後に、リセットトランジスタを「L o w」にし、光電変換セルを非選択状態に戻すことを特徴とする。